



MIRDC-103-A205

全球3DIC技術發展

趨勢-製程整合與 TSV矽穿孔製程

作者: 陳慧娟

執行單位: 財團法人金屬工業研究發展中心

中華民國一○三年七月

版權所有© 2014 經濟部技術處 產業技術知識服務計畫(ITIS) 經濟部技術處產業技術知識服務計畫專案辦公室 承辦





目錄

摘要1
前言2
3DIC 製程整合技術2
矽穿孔填孔製程技術 ······3



一、前言

3D IC 以 TSV 蝕刻製程順序為分界可以區分成先穿孔製程(via first)、中穿孔製程(via middle)以及後穿孔製程(via last),其中後穿孔製程又可以接合順序為依據再細分成前接合(before bonding)與後接合(after bonding)製程。在本報告將以此種分法介紹三維積體電路的製程技術趨勢。

二、3D IC 製程整合技術

(一)先穿孔製程(Via First)

在晶圓尚未做元件之前即先做好矽穿孔製程,包含蝕刻、填孔以及化學機械研磨,之後再進行元件製程,稱為先穿孔製程,【圖 1】為先穿孔製程的流程圖。首先在晶圓上蝕刻矽穿孔,接著沉積絕緣層避免 TSV 有漏電流產生,再將導電物質填充入矽穿孔之中,隨後再用化學機械研磨,將沉積多餘的導電物質以及晶圓表面研磨平坦, TSV 製程結束之後再進行元件製程 (front-end-of-line,FEOL)以及之後的金屬層(back-end-of-line,BEOL)。上述製程完成之後,為了避免之後的磨薄製程造成晶圓因薄化而產生翹曲,因此將晶圓暫時接合在承載晶圓(handling wafer)之上來減緩應力問題,並進行晶圓磨薄以便將 TSV 露出,最後在晶圓背面作金屬連線製程。

先穿孔製程在製程技術上有其限制性,



《全球 3DIC 技術發展趨勢-製程整合與 TSV 矽穿孔製程》

全本電子檔及各章節下載點數,請參考智網公告

電話Ⅰ02-27326517

傳真 | 02-27329133

客服信箱 l itismembers@micmail.iii.org.tw

地址 | 10669 台北市敦化南路二段 216 號 19 樓

劃撥資訊 | 帳號: 01677112

戶名:財團法人資訊工業策進會

匯款資訊 | 收款銀行: 華南銀行-和平分行

(銀行代碼:008)

戶名:財團法人資訊工業策進會

收款帳號:98365050990013(共14碼)

服務時間 | 星期一~星期五

am 09:00-12:30 pm13:30-18:00



如欲下載此本產業報告電子檔,

請至智網網站搜尋,即可扣點下載享有電子檔。

知識服務計畫 ITIS 智網:http://www.itis.org.tw/